

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-184710

(43)Date of publication of application : 30.06.2000

(51)Int.Cl.

H02M 3/28

H02J 1/00

H02M 3/335

(21)Application number : 10-356403

(71)Applicant : SANKEN ELECTRIC CO LTD

(22)Date of filing : 15.12.1998

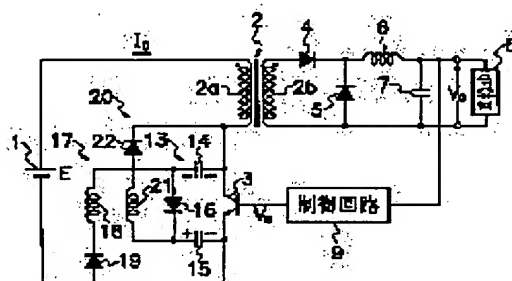
(72)Inventor : SHIMADA MASAOKI

(54) DC-DC CONVERTER INSULATED BY TRANSFORMER

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce, with a small loss, electrical stress applied to a switching element when it is turned off, and to increase the conversion efficiency of a DC-DC converter insulated by transformer.

SOLUTION: Between a collector terminal and an emitter terminal of a transistor 3, a snubber circuit 13 consisting of a series circuit of a first and a second capacitor 14, 15 for snubber and a diode 16 for snubber is connected. Between the snubber circuit 13 and a connection between the emitter terminal of the transistor 3 and a negative pole terminal of a DC power supply 1, a first regeneration circuit 17 consisting of a series circuit of a first reactor 18 for regeneration and a first diode 19 for regeneration is connected. At the point of the snubber 13 and a connection between a primary winding 2a of a transformer 2 and the collector terminal of the transistor 3, a second regeneration circuit 20 consisting of a series circuit of a second reactor 21 for regeneration and a second diode 22 for regeneration is connected.



LEGAL STATUS

[Date of request for examination] 24.02.2000

[Date of sending the examiner's decision of rejection] 06.11.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

This Page Blank (usp 16)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-184710

(P2000-184710A)

(43) 公開日 平成12年6月30日 (2000.6.30)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 2 M 3/28		H 0 2 M 3/28	R 5 G 0 6 5
H 0 2 J 1/00	3 0 6	H 0 2 J 1/00	3 0 6 B 5 H 7 3 0
H 0 2 M 3/335		H 0 2 M 3/335	B

審査請求 有 請求項の数 4 O L (全 10 頁)

(21) 出願番号 特願平10-356403

(22) 出願日 平成10年12月15日 (1998. 12. 15)

(71) 出願人 000106276

サンケン電気株式会社

埼玉県新座市北野3丁目6番3号

(72) 発明者 嶋田 雅章

埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内

(74) 代理人 100082049

弁理士 清水 敬一

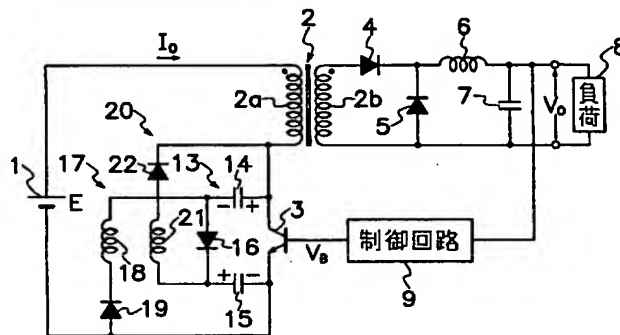
最終頁に続く

(54) 【発明の名称】 トランス絶縁型DC-DCコンバータ

(57) 【要約】

【課題】 トランス絶縁型DC-DCコンバータのスイッチング素子のターンオフ時にスイッチング素子が受ける電氣的ストレスを低損失で低減し且つ変換効率を向上する。

【解決手段】 本発明によるトランス絶縁型DC-DCコンバータは、トランジスタ3のコレクター-エミッタ端子間に第1及び第2のスナバ用コンデンサ14、15とスナバ用ダイオード16との直列回路から成るスナバ回路13を接続し、スナバ回路13とトランジスタ3のエミッタ端子及び直流電源1の陰極端子の接続点との間に第1の回生用リアクトル18及び第1の回生用ダイオード19の直列回路から成る第1の回生回路17を接続し、スナバ回路13とトランス2の1次巻線2a及びトランジスタ3のコレクタ端子の接続点との間に第2の回生用リアクトル21及び第2の回生用ダイオード22の直列回路から成る第2の回生回路20を接続する。



【特許請求の範囲】

【請求項 1】 直流電源の両端に直列に接続されたトランスの 1 次巻線及びスイッチング素子と、該スイッチング素子の両主端子間に接続されかつ前記スイッチング素子のターンオフ時に前記トランスの励磁エネルギーを吸収するスナバ回路とを備え、前記スイッチング素子をオン・オフ動作させることにより前記トランスの 2 次巻線から整流平滑回路を介して前記直流電源の電圧とは異なる定電圧の直流出力を取り出すトランス絶縁型 DC-DC コンバータにおいて、

前記スナバ回路は、前記スイッチング素子の第 1 の主端子に一端が接続された第 1 のスナバ用コンデンサと、前記スイッチング素子の第 2 の主端子に一端が接続された第 2 のスナバ用コンデンサと、前記第 1 のスナバ用コンデンサと前記第 2 のスナバ用コンデンサとの間に接続されたスナバ用整流素子とを有し、

少なくとも第 1 のエネルギー蓄積手段を有し且つ前記第 1 のスナバ用コンデンサの他端と前記スイッチング素子の第 2 の主端子との間に接続された第 1 の回生回路と、少なくとも第 2 のエネルギー蓄積手段を有し且つ前記第 2 のスナバ用コンデンサの他端と前記スイッチング素子の第 1 の主端子との間に接続された第 2 の回生回路とを備えたことを特徴とするトランス絶縁型 DC-DC コンバータ。

【請求項 2】 前記第 1 の回生回路の第 1 のエネルギー蓄積手段と直列に第 1 の回生用整流素子を接続し、前記第 2 の回生回路の第 2 のエネルギー蓄積手段と直列に第 2 の回生用整流素子を接続した請求項 1 に記載のトランス絶縁型 DC-DC コンバータ。

【請求項 3】 前記トランスの 1 次巻線及び 2 次巻線と磁気結合する 3 次巻線と、該 3 次巻線と直列に接続され且つ前記 3 次巻線の電圧が前記整流平滑回路の出力電圧を越えるときに導通状態となるクランプ用整流素子とを備えた電圧クランプ回路を前記整流平滑回路の出力端子に対して並列に接続した請求項 1 又は請求項 2 に記載のトランス絶縁型 DC-DC コンバータ。

【請求項 4】 前記トランスの 1 次巻線及び 2 次巻線と磁気結合する 3 次巻線と、該 3 次巻線と直列に接続され且つ前記 3 次巻線の電圧が前記直流電源の電圧を越えるときに導通状態となるクランプ用整流素子とを備えた電圧クランプ回路を前記直流電源に対して並列に接続した請求項 1 又は請求項 2 に記載のトランス絶縁型 DC-DC コンバータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はトランス絶縁型 DC-DC コンバータ、特にスイッチング素子のターンオフ時にスイッチング素子が受ける電氣的ストレスを低損失で低減でき且つ変換効率の向上が可能なトランス絶縁型 DC-DC コンバータに属する。

【0002】

【従来の技術】 直流電源とトランスの 1 次巻線とスイッチング素子とが直列に接続され、スイッチング素子をオン・オフ動作させることにより、トランスの 2 次巻線から整流平滑回路を介して直流電源の電圧とは異なる定電圧の直流出力を取り出す構成のトランス絶縁型 DC-DC コンバータは従来から電子機器等の電源回路等に広く使用されている。

【0003】 例えば、図 5 に示す従来のトランス絶縁型 DC-DC コンバータは、バッテリー又はコンデンサ入力型整流回路等の直流電源 1 と、直流電源 1 の陽極端子と直列に接続された 1 次巻線 2a、2 次巻線 2b 及び図示しない励磁インダクタンスを有するトランス 2 と、トランス 2 の 1 次巻線 2a と直列にコレクタ端子（第 1 の主端子）が接続されかつ直流電源 1 の陰極端子にエミッタ端子（第 2 の主端子）が接続されたスイッチング素子としてのトランジスタ 3 と、トランス 2 の 2 次巻線 2b の一端に接続された整流用ダイオード 4 と、2 次巻線 2b の他端と整流用ダイオード 4 との間に接続された転流用ダイオード 5 と、整流用ダイオード 4 及び転流用ダイオード 5 の接続点に一端が接続されたリアクトル 6 と、リアクトル 6 の他端と 2 次巻線 2b の他端との間に接続された平滑コンデンサ 7 と、平滑コンデンサ 7 から負荷 8 に供給される直流出力電圧 V_o に応じてトランジスタ 3 のベース端子に制御パルス信号 V_B を付与する制御回路 9 とを備えている。即ち、図 5 のトランス絶縁型 DC-DC コンバータは、トランジスタ 3 がオン状態のときに直流電源 1 から 1 次巻線 2a に流れる電流 I_o によりトランス 2 を励磁すると共に 2 次巻線 2b から整流用ダイオード 4 及びリアクトル 6 を介して平滑コンデンサ 7 及び負荷 8 に電力を供給し、トランジスタ 3 がオフ状態のときにリアクトル 6 のエネルギーを転流用ダイオード 5 を介して平滑コンデンサ 7 及び負荷 8 に供給するフォワード方式の回路構成となっている。また、周知技術のため図示は省略するが、制御回路 9 内には、一定の周期の三角波電圧を発生する発振回路部と、基準電圧に対する負荷 8 の端子電圧の誤差電圧を演算増幅する誤差増幅回路部と、誤差増幅回路部の誤差出力電圧及び発振回路部の三角波電圧を比較する比較回路部と、比較回路部の出力電圧に比例した時間幅の制御パルス信号 V_B を発生してトランジスタ 3 のベース端子に付与する制御パルス発生回路部とが設けられている。更に、図 5 に示すトランス絶縁型 DC-DC コンバータでは、トランジスタ 3 のターンオフ時にトランス 2 の励磁インダクタンスのエネルギーにより発生するサージ電圧等を吸収するために、直列に接続されたスナバ用抵抗 11 及びスナバ用コンデンサ 12 から成るスナバ回路 10 をトランジスタ 3 のコレクタ-エミッタ端子間（両主端子間）に接続している。

【0004】 上記のトランス絶縁型 DC-DC コンバータでは、トランジスタ 3 がオン状態のとき、スナバ回路

10のスナバ用抵抗11を介してスナバ用コンデンサ12が略0Vまで放電している。この状態から、トランジスタ3をオン状態からオフ状態にすると、トランス2の励磁エネルギー、即ちトランス2の励磁インダクタンスの蓄積エネルギーがスナバ回路10のスナバ用コンデンサ12に供給される。このとき、スナバ用コンデンサ12の両端の電圧が略0Vから静電容量で決定される時定数をもって上昇するため、トランジスタ3のコレクターエミッタ端子間の電圧の急激な上昇が抑えられ、トランジスタ3のターンオフ時におけるコレクターエミッタ端子間の電圧上昇率が抑制される。これにより、トランジスタ3のターンオフ時に発生するスパイク状のノイズやサージ電圧等が吸収される。スナバ用コンデンサ12に充電された電荷は、次にトランジスタ3がターンオフする前までにスナバ用抵抗11を介して放電される。また、制御回路9により、トランジスタ3のベース端子に付与する制御パルス信号 V_B のパルス幅を負荷8の端子電圧に応じて変化させ、トランジスタ3のオン・オフ期間を制御することにより、直流電源1の電圧Eとは異なる一定の直流出力電圧 V_0 を負荷8に供給する。

【0005】

【発明が解決しようとする課題】ところで、図5に示すトランス絶縁型DC-DCコンバータでは、スナバ回路10によりトランジスタ3のターンオフ時におけるコレクターエミッタ端子間の電圧上昇率を抑制できる利点があるが、スナバ用コンデンサ12の電荷を放電する際にスナバ用抵抗11を介して放電電流が流れるため、スナバ用コンデンサ12の電荷がスナバ用抵抗11にて消費され、電力損失が発生する。スナバ用コンデンサ12の静電容量が小さい場合は、スナバ用抵抗11にて発生する電力損失は小さくなるが、トランス2の励磁インダクタンスのエネルギーをスナバ回路10にて吸収するためにトランジスタ3のターンオフ時におけるコレクターエミッタ端子間の電圧上昇率が大きくなり、これによりノイズやサージ電圧等が発生し、トランジスタ3に過大な電氣的ストレスが加わる欠点があった。逆に、スナバ用コンデンサ12の静電容量が大きい場合は、トランジスタ3のターンオフ時におけるコレクターエミッタ端子間の電圧上昇率を抑制してノイズやサージ電圧等を低減し、トランジスタ3に加わる電氣的ストレスを軽減することができ、スナバ用抵抗11での電力損失が増大する問題点が生じる。したがって、スナバ回路10で発生する電力損失により、トランス絶縁型DC-DCコンバータの変換効率が著しく低下する欠点があった。

【0006】そこで、本発明はスイッチング素子が受ける電氣的ストレスを低損失で低減でき且つ変換効率を向上できるトランス絶縁型DC-DCコンバータを提供することを目的とする。

【0007】

【課題を解決するための手段】本発明によるトランス絶縁型DC-DCコンバータは、直流電源の両端に直列に接続されたトランスの1次巻線及びスイッチング素子と、該スイッチング素子の両主端子間に接続されかつ前記スイッチング素子のターンオフ時に前記トランスの励磁エネルギーを吸収するスナバ回路とを備え、前記スイッチング素子をオン・オフ動作させることにより前記トランスの2次巻線から整流平滑回路を介して前記直流電源の電圧とは異なる定電圧の直流出力を取り出す。このトランス絶縁型DC-DCコンバータでは、前記スナバ回路は、前記スイッチング素子の第1の主端子に一端が接続された第1のスナバ用コンデンサと、前記スイッチング素子の第2の主端子に一端が接続された第2のスナバ用コンデンサと、前記第1のスナバ用コンデンサと前記第2のスナバ用コンデンサとの間に接続されたスナバ用整流素子とを有し、少なくとも第1のエネルギー蓄積手段を有し且つ前記第1のスナバ用コンデンサの他端と前記スイッチング素子の第2の主端子との間に接続された第1の回生回路と、少なくとも第2のエネルギー蓄積手段を有し且つ前記第2のスナバ用コンデンサの他端と前記スイッチング素子の第1の主端子との間に接続された第2の回生回路とを備える。

【0008】スイッチング素子がオン状態からオフ状態になると、スイッチング素子のオン期間中に蓄積されたトランスの励磁エネルギーにより第1及び第2のスナバ用コンデンサがそれぞれ充電されると共に、スイッチング素子のオン期間中に第1及び第2のエネルギー蓄積手段に蓄積されたエネルギーがスナバ用整流素子を介してそれぞれ第2及び第1のスナバ用コンデンサに供給される。これにより、スナバ回路の両端の電圧が略0Vから徐々に上昇すると共に、スイッチング素子の両主端子間の電圧が略0Vから徐々に上昇するので、スイッチング素子のターンオフ時における両主端子間の電圧上昇率が抑制され、ノイズやサージ電圧等を低減できる。また、従来のスナバ回路のように電力損失が発生するスナバ用抵抗を含まないので、スイッチング素子のターンオフ時に発生するノイズやサージ電圧等によりスイッチング素子が受ける電氣的ストレスを低損失で低減できる。更に、第1及び第2のスナバ用コンデンサの電圧が直流電源の電圧を越えると、第1及び第2のスナバ用コンデンサに電荷として蓄積されたトランスの励磁エネルギーと第1及び第2のエネルギー蓄積手段のエネルギーが第1及び第2の回生回路を介して直流電源又は整流平滑回路の出力側に回生される。これにより、スイッチング素子がターンオンする前にトランスの励磁エネルギーが全て直流電源又は整流平滑回路の出力側に回生されるので、スナバ回路での電力損失が発生せず、トランス絶縁型DC-DCコンバータの変換効率を向上できる。

【0009】本発明の一実施の形態のトランス絶縁型DC-DCコンバータでは、前記第1の回生回路の第1の

エネルギー蓄積手段と直列に第 1 の回生用整流素子を接続し、前記第 2 の回生回路の第 2 のエネルギー蓄積手段と直列に第 2 の回生用整流素子を接続する。この場合、第 1 及び第 2 のエネルギー蓄積手段に蓄積されたエネルギーはそれぞれ第 1 及び第 2 の回生用整流素子を介して放出されるので、第 1 及び第 2 のエネルギー蓄積手段の蓄積エネルギーを確実にスナバ回路内の各スナバ用コンデンサに供給できる利点がある。

【0010】本発明の他の実施の形態のトランス絶縁型 DC-DC コンバータでは、前記トランスの 1 次巻線及び 2 次巻線と磁気結合する 3 次巻線と、該 3 次巻線と直列に接続され且つ前記 3 次巻線の電圧が前記整流平滑回路の出力電圧を越えるときに導通状態となるクランプ用整流素子とを備えた電圧クランプ回路を前記整流平滑回路の出力端子に対して並列に接続する。

【0011】スイッチング素子の両主端子間の電圧が直流電源の電圧を越えると、トランスの 1 次巻線に逆方向に電圧が印加され、3 次巻線に電圧が誘起される。トランスの 3 次巻線の電圧が整流平滑回路の出力電圧を越えると、クランプ用整流素子が導通状態となり、第 1 及び第 2 のスナバ用コンデンサに電荷として蓄積されたトランスの励磁エネルギーと第 1 及び第 2 のエネルギー蓄積手段のエネルギーが電圧クランプ回路を介して整流平滑回路の出力側に回生される。このため、スナバ回路において電力損失が発生せず、トランス絶縁型 DC-DC コンバータの変換効率を向上できる。また、エネルギー回生時にスイッチング素子の両主端子間の電圧がトランスの 1 次巻線の端子電圧と直流電源の電圧との和の値でクランプされるので、スイッチング素子の両主端子間の電圧を前記の値に制限できる。このため、スイッチング素子の両主端子間に過大な電圧が印加されることを防止できる利点がある。

【0012】本発明のもう一つの他の実施の形態のトランス絶縁型 DC-DC コンバータでは、前記トランスの 1 次巻線及び 2 次巻線と磁気結合する 3 次巻線と、該 3 次巻線と直列に接続され且つ前記 3 次巻線の電圧が前記直流電源の電圧を越えるときに導通状態となるクランプ用整流素子とを備えた電圧クランプ回路を前記直流電源に対して並列に接続する。

【0013】スイッチング素子の両主端子間の電圧が直流電源の電圧を越えると、トランスの 1 次巻線に逆方向に電圧が印加され、3 次巻線に電圧が誘起される。トランスの 3 次巻線の電圧が直流電源の電圧を越えると、クランプ用整流素子が導通状態となり、第 1 及び第 2 のスナバ用コンデンサに電荷として蓄積されたトランスの励磁エネルギーと第 1 及び第 2 のエネルギー蓄積手段のエネルギーが電圧クランプ回路を介して直流電源に回生される。このため、スナバ回路において電力損失が発生せず、トランス絶縁型 DC-DC コンバータの変換効率を向上できる。また、エネルギー回生時にスイッチング素子の両主

端子間の電圧がトランスの 1 次巻線の端子電圧と直流電源の電圧との和の値でクランプされるので、スイッチング素子の両主端子間の電圧を前記の値に制限できる。このため、スイッチング素子の両主端子間に過大な電圧が印加されることを防止できる利点がある。

【0014】

【発明の実施の形態】以下、本発明によるトランス絶縁型 DC-DC コンバータの一実施の形態を図 1 に基づいて説明する。但し、図 1 では図 5 に示す箇所と実質的に同一の部分には同一の符号を付し、その説明を省略する。図 1 に示すように、本実施の形態のトランス絶縁型 DC-DC コンバータは、第 1 及び第 2 のスナバ用コンデンサ 14、15 とスナバ用整流素子としてのスナバ用ダイオード 16 との直列回路から成るスナバ回路 13 をトランジスタ 3 のコレクターエミッタ端子間に接続し、第 1 のエネルギー蓄積手段としての第 1 の回生リアクトル 18 と第 1 の回生用整流素子としての第 1 の回生用ダイオード 19 との直列回路から成る第 1 の回生回路 17 を第 1 のスナバ用コンデンサ 14 及びスナバ用ダイオード 16 の接続点とトランジスタ 3 のエミッタ端子及び直流電源 1 の陰極端子の接続点との間に接続し、第 2 のエネルギー蓄積手段としての第 2 の回生リアクトル 21 と第 2 の回生用整流素子としての第 2 の回生用ダイオード 22 との直列回路から成る第 2 の回生回路 20 をスナバ用ダイオード 16 及び第 2 のスナバ用コンデンサ 15 の接続点とトランス 2 の 1 次巻線 2a 及びトランジスタ 3 のコレクタ端子の接続点との間に接続したものである。即ち、スナバ回路 13 は、トランジスタ 3 のコレクタ端子に一端が接続された第 1 のスナバ用コンデンサ 14 と、トランジスタ 3 のエミッタ端子に一端が接続された第 2 のスナバ用コンデンサ 15 と、第 1 のスナバ用コンデンサ 14 と第 2 のスナバ用コンデンサ 15 との間に接続されたスナバ用ダイオード 16 とから構成される。その他の構成は、図 5 のトランス絶縁型 DC-DC コンバータと略同一である。

【0015】次に、図 1 に示すトランス絶縁型 DC-DC コンバータの動作について説明する。トランジスタ 3 がオフ状態からオン状態になる以前は、スナバ回路 13 内の第 1 及び第 2 のスナバ用コンデンサ 14、15 が直流電源 1 の電圧 E までそれぞれ図示に示す極性で充電されている。このとき、リアクトル 6 に逆起電力が発生するので、整流用ダイオード 4 が逆方向にバイアスされて非導通状態となり、リアクトル 6 からエネルギーが放出されてリアクトル 6、平滑コンデンサ 7 及び転流用ダイオード 5 の経路で電流が流れ、負荷 8 に直流出力電圧 V_0 が供給される。

【0016】制御回路 9 からトランジスタ 3 のベース端子に付与される制御パルス信号電圧 V_B が低レベルから高レベルになり、トランジスタ 3 がオフ状態からオン状態になると、第 1 のスナバ用コンデンサ 14 がトランジ

スタ 3、第 1 の回生用ダイオード 19 及び第 1 の回生用リアクトル 18 の閉路で放電すると共に、第 2 のスナバ用コンデンサ 15 が第 2 の回生用リアクトル 21、第 2 の回生用ダイオード 22 及びトランジスタ 3 の閉路で放電する。このとき、第 1 の回生回路 17 及び第 2 の回生回路 20 内にそれぞれ電流が流れ、第 1 の回生用リアクトル 18 及び第 2 の回生用リアクトル 21 にエネルギーが蓄積される。これと同時に、直流電源 1 からトランス 2 の 1 次巻線 2a に流れる電流 I_o によりトランス 2 が励磁され、2 次巻線 2b に順方向の電圧が発生し、整流用ダイオード 4 が順方向にバイアスされて導通状態となる。このとき、トランス 2 の 2 次巻線 2b から整流用ダイオード 4 を介してリアクトル 6 に電流が流れ、リアクトル 6 にエネルギーが蓄積されると共に平滑コンデンサ 7 が充電され、負荷 8 に直流出力電圧 V_o が供給される。

【0017】スナバ回路 13 内の第 1 及び第 2 のスナバ用コンデンサ 14、15 の両端の電圧が共に略 0 V になるまで放電すると、第 1 の回生用ダイオード 19、第 1 の回生用リアクトル 18、スナバ用ダイオード 16、第 2 の回生用リアクトル 21、第 2 の回生用ダイオード 22 及びトランジスタ 3 の経路で循環する電流が流れ、第 1 の回生用リアクトル 18 及び第 2 の回生用リアクトル 21 のエネルギーが放出される。また、トランジスタ 3 のオン期間中は、トランス 2 に流れる励磁電流により図示しないトランス 2 の励磁インダクタンスにエネルギーが蓄積される。

【0018】制御回路 9 からトランジスタ 3 のベース端子に付与される制御パルス信号電圧 V_B が高レベルから低レベルになり、トランジスタ 3 がオン状態からオフ状態になると、トランジスタ 3 のオン期間中に蓄積されたトランス 2 の励磁エネルギー、即ちトランス 2 の励磁インダクタンスに蓄積されたエネルギーにより、第 1 及び第 2 のスナバ用コンデンサ 14、15 がそれぞれ充電される。これと共に、トランジスタ 3 のオン期間中に第 1 の回生用リアクトル 18 に蓄積されたエネルギーがスナバ用ダイオード 16 及び第 1 の回生用ダイオード 19 を介して第 2 のスナバ用コンデンサ 15 に供給され、第 2 の回生用リアクトル 21 に蓄積されたエネルギーが第 2 の回生用ダイオード 22 及びスナバ用ダイオード 16 を介して第 1 のスナバ用コンデンサ 14 に供給される。これにより、スナバ回路 13 内の第 1 及び第 2 のスナバ用コンデンサ 14、15 の電圧が略 0 V から徐々に上昇する。このときのトランジスタ 3 のコレクターエミッタ端子間の電圧は、第 1 及び第 2 のスナバ用コンデンサ 14、15 の各々の電圧の和に略等しいので、トランジスタ 3 のコレクターエミッタ端子間の電圧も略 0 V から徐々に上昇する。

【0019】トランス 2 の励磁インダクタンスのエネルギーと第 1 及び第 2 の回生用リアクトル 18、21 のエネルギーが第 1 及び第 2 のスナバ用コンデンサ 14、15 に

全て供給されると、第 1 及び第 2 のスナバ用コンデンサ 14、15 の各々の両端の電圧が直流電源 1 の電圧 E よりも高くなる。このとき、第 1 のスナバ用コンデンサ 14 の電荷がトランス 2 の 1 次巻線 2a、直流電源 1、第 1 の回生用ダイオード 19 及び第 1 の回生用リアクトル 18 の経路で放電すると共に、第 2 のスナバ用コンデンサ 15 の電荷が第 2 の回生用リアクトル 21、第 2 の回生用ダイオード 22、トランス 2 の 1 次巻線 2a 及び直流電源 1 の経路で放電する。即ち、第 1 及び第 2 のスナバ用コンデンサ 14、15 の各々の両端の電圧が直流電源 1 の電圧 E を越えると、第 1 及び第 2 のスナバ用コンデンサ 14、15 に電荷として蓄積されたトランス 2 の励磁インダクタンスのエネルギーと第 1 及び第 2 の回生用リアクトル 18、21 のエネルギーが第 1 及び第 2 の回生回路 17、20 を介して直流電源 1 に回生される。その後、スナバ回路 13 内の第 1 及び第 2 のスナバ用コンデンサ 14、15 の電荷は、それぞれの両端の電圧が直流電源 1 の電圧 E に等しくなるまで放電し、このときの放電エネルギーが直流電源 1 に回生される。このときに直流電源 1 に回生されたエネルギーは、トランス 2 の励磁インダクタンスのエネルギーに相当する。スナバ回路 13 内の第 1 及び第 2 のスナバ用コンデンサ 14、15 の各々の両端の電圧が直流電源 1 の電圧 E に等しくなると、リアクトル 6 に逆起電力が発生するので、整流用ダイオード 4 が逆方向にバイアスされて非導通状態となり、リアクトル 6 からエネルギーが放出されてリアクトル 6、平滑コンデンサ 7 及び転流用ダイオード 5 の経路で電流が流れ、負荷 8 に直流出力電圧 V_o が供給される。

【0020】上記のように、本実施の形態では、トランジスタ 3 がオン状態からオフ状態となると、トランジスタ 3 のオン期間中に蓄積されたトランス 2 の励磁インダクタンスのエネルギーと第 1 及び第 2 の回生用リアクトル 18、21 のエネルギーにより、第 1 及び第 2 のスナバ用コンデンサ 14、15 がそれぞれ充電される。これにより、第 1 及び第 2 のスナバ用コンデンサ 14、15 の各々の両端の電圧が略 0 V から徐々に上昇すると共に、トランジスタ 3 のコレクターエミッタ端子間の電圧が略 0 V から徐々に上昇するので、トランジスタ 3 のターンオフ時におけるコレクターエミッタ端子間の電圧上昇率が抑制され、ノイズやサージ電圧等を低減できる。また、図 5 に示す従来のスナバ回路 10 のように電力損失が発生するスナバ用抵抗 11 を含まないので、トランジスタ 3 のターンオフ時に発生するノイズやサージ電圧等によりトランジスタ 3 が受ける電氣的ストレスを低損失で低減することが可能となる。更に、第 1 及び第 2 のスナバ用コンデンサ 14、15 の各々の両端の電圧が直流電源 1 の電圧 E を越えると、第 1 及び第 2 のスナバ用コンデンサ 14、15 に電荷として蓄積されたトランス 2 の励磁インダクタンスのエネルギーと第 1 及び第 2 の回生用リアクトル 18、21 のエネルギーが第 1 及び第 2 の回

生回路 17、20 を介して直流電源 1 に回生される。これにより、トランジスタ 3 がターンオンする前にトランス 2 の励磁エネルギーが全て直流電源 1 に回生されるので、スナバ回路 13 での電力損失が発生せず、トランス絶縁型 DC-DC コンバータの変換効率を向上することが可能となる。なお、第 1 及び第 2 の回生用リアクトル 18、21 に蓄積されたエネルギーはそれぞれ第 1 及び第 2 の回生用ダイオード 19、22 を介して放出されるので、第 1 及び第 2 の回生用リアクトル 18、21 の蓄積エネルギーを確実にスナバ回路 13 内の第 1 及び第 2 のスナバ用コンデンサ 14、15 に供給できる利点がある。

【0021】図 1 に示す実施の形態のトランス絶縁型 DC-DC コンバータは変更が可能である。例えば、図 2 に示す実施の形態のトランス絶縁型 DC-DC コンバータは、図 1 に示すトランス絶縁型 DC-DC コンバータにおいて、トランス 2 を互いに逆極性で磁気結合する 1 次巻線 23a 及び 2 次巻線 23b を有するフライバックトランス 23 に変更し、転流用ダイオード 5 及びリアクトル 6 を省略したものである。即ち、図 2 に示すトランス絶縁型 DC-DC コンバータは、トランジスタ 3 がオン状態のときに直流電源 1 からフライバックトランス 23 の 1 次巻線 23a に流れる電流によりフライバックトランス 23 の励磁インダクタンス（図示せず）にエネルギーを蓄積し、トランジスタ 3 がオフ状態のときにフライバックトランス 23 の励磁インダクタンスの蓄積エネルギーを 2 次巻線 23b 及び整流用ダイオード 4 を介して平滑コンデンサ 7 及び負荷 8 に供給するフライバック方式の回路構成となっている。その他の構成は、図 1 に示すトランス絶縁型 DC-DC コンバータと略同様である。

【0022】図 2 に示すトランス絶縁型 DC-DC コンバータの動作は以下の通りである。トランジスタ 3 がオフ状態からオン状態になる以前は、スナバ回路 13 内の第 1 及び第 2 のスナバ用コンデンサ 14、15 が直流電源 1 の電圧 E までそれぞれ図示に示す極性で充電されている。この状態にて、制御回路 9 からトランジスタ 3 のベース端子に付与される制御パルス信号電圧 V_B が低レベルから高レベルになり、トランジスタ 3 がオフ状態からオン状態になると、第 1 のスナバ用コンデンサ 14 がトランジスタ 3、第 1 の回生用ダイオード 19 及び第 1 の回生用リアクトル 18 の閉路で放電すると共に、第 2 のスナバ用コンデンサ 15 が第 2 の回生用リアクトル 21、第 2 の回生用ダイオード 22 及びトランジスタ 3 の閉路で放電する。このとき、第 1 の回生回路 17 及び第 2 の回生回路 20 内にそれぞれ電流が流れ、第 1 の回生用リアクトル 18 及び第 2 の回生用リアクトル 21 にエネルギーが蓄積される。これと同時に、直流電源 1 からフライバックトランス 23 の 1 次巻線 23a に流れる電流 I_0 によりフライバックトランス 23 の励磁インダクタンスにエネルギーが蓄積される。このとき、フライバックトランス 23 の 2 次巻線 23b に 1 次巻線 23a の電圧と

は逆方向の電圧が発生し、整流用ダイオード 4 が逆方向にバイアスされて非導通状態となる。このとき、平滑コンデンサ 7 から負荷 8 に電流が流れ、負荷 8 に直流出力電圧 V_0 が供給される。

【0023】スナバ回路 13 内の第 1 及び第 2 のスナバ用コンデンサ 14、15 の両端の電圧が共に略 0 V になるまで放電すると、第 1 の回生用ダイオード 19、第 1 の回生用リアクトル 18、スナバ用ダイオード 16、第 2 の回生用リアクトル 21、第 2 の回生用ダイオード 22 及びトランジスタ 3 の経路で循環する電流が流れ、第 1 の回生用リアクトル 18 及び第 2 の回生用リアクトル 21 のエネルギーが放出される。また、トランジスタ 3 のオン期間中は、フライバックトランス 23 に流れる励磁電流により図示しないフライバックトランス 23 の励磁インダクタンスにエネルギーが蓄積される。

【0024】制御回路 9 からトランジスタ 3 のベース端子に付与される制御パルス信号電圧 V_B が高レベルから低レベルになり、トランジスタ 3 がオン状態からオフ状態になると、トランジスタ 3 のオン期間中にフライバックトランス 23 の励磁インダクタンスに蓄積されたエネルギーにより、第 1 及び第 2 のスナバ用コンデンサ 14、15 がそれぞれ充電される。これと共に、トランジスタ 3 のオン期間中に第 1 の回生用リアクトル 18 に蓄積されたエネルギーがスナバ用ダイオード 16 及び第 1 の回生用ダイオード 19 を介して第 2 のスナバ用コンデンサ 15 に供給され、第 2 の回生用リアクトル 21 に蓄積されたエネルギーが第 2 の回生用ダイオード 22 及びスナバ用ダイオード 16 を介して第 1 のスナバ用コンデンサ 14 に供給される。これにより、スナバ回路 13 内の第 1 及び第 2 のスナバ用コンデンサ 14、15 の電圧が略 0 V から徐々に上昇する。このときのトランジスタ 3 のコレクターエミッタ端子間の電圧は、第 1 及び第 2 のスナバ用コンデンサ 14、15 の各々の電圧の和に略等しいので、トランジスタ 3 のコレクターエミッタ端子間の電圧も略 0 V から徐々に上昇する。

【0025】フライバックトランス 23 の励磁インダクタンスに蓄積されたエネルギーと第 1 及び第 2 の回生用リアクトル 18、21 にそれぞれ蓄積されたエネルギーにより、スナバ回路 13 内の第 1 及び第 2 のスナバ用コンデンサ 14、15 がそれぞれ充電され、それらの両端の電圧の和が $(N_1/N_2) \cdot V_0 + E$ （但し、 N_1 は 1 次巻線 23a の巻数、 N_2 は 2 次巻線 23b の巻数を示す）より大きくなると、フライバックトランス 23 の 2 次巻線 23b に誘起される電圧により、整流用ダイオード 4 が順方向にバイアスされて導通状態となる。このとき、第 1 及び第 2 のスナバ用コンデンサ 14、15 に電荷として蓄積されたフライバックトランス 23 の励磁インダクタンスのエネルギーと第 1 及び第 2 の回生用リアクトル 18、21 のエネルギーが第 1 及び第 2 の回生回路 17、20、フライバックトランス 23 及び整流用ダイオード 4

を介して平滑コンデンサ7に回生される。これと同時に、フライバックトランス23の2次巻線23bから整流用ダイオード4を介して負荷8に直流出力電圧 V_0 が供給される。

【0026】上記のように、図2に示す実施の形態においても図1に示す実施の形態と同様に、トランジスタ3がオン状態からオフ状態となるときにトランジスタ3のコレクターエミッタ端子間の電圧が略0Vから徐々に上昇するので、トランジスタ3のターンオフ時におけるコレクターエミッタ端子間の電圧上昇率が抑制され、ノイズやサージ電圧等を低減できる。したがって、図1に示す実施の形態と同様にトランジスタ3のターンオフ時に発生するノイズやサージ電圧等によりトランジスタ3が受ける電氣的ストレスを低損失で低減することが可能となる。また、第1及び第2のスナバ用コンデンサ14、15の各々の両端の電圧の和が $(N_1/N_2) \cdot V_0 + E$ を越えると、第1及び第2のスナバ用コンデンサ14、15に電荷として蓄積されたフライバックトランス23の励磁インダクタンスのエネルギーと第1及び第2の回生用リアクトル18、21のエネルギーが整流用ダイオード4

を介して平滑コンデンサ7に回生される。これにより、トランジスタ3がターンオンする前にフライバックトランス23の励磁エネルギーが全て平滑コンデンサ7に回生されるので、図1に示す実施の形態と同様にスナバ回路13での電力損失が発生せず、トランス絶縁型DC-DCコンバータの変換効率を向上することが可能となる。

【0027】また、図3に示す実施の形態のトランス絶縁型DC-DCコンバータは、トランス2の1次巻線2a及び2次巻線2bと磁気結合し且つ2次巻線2bと直列に接続された3次巻線2cと、3次巻線2cと直列に接続され且つ3次巻線2cの電圧 V_3 が平滑コンデンサ7の電圧 V_0 を越えるときに導通状態となるクランプ用整流素子としてのクランプ用ダイオード24とを備えた電圧クランプ回路25を図1に示すトランス絶縁型DC-DCコンバータの平滑コンデンサ7に対して並列に接続したものである。その他の構成は、図1に示すトランス絶縁型DC-DCコンバータと略同様である。なお、トランジスタ3のオン期間中における動作は先述の図1に示すトランス絶縁型DC-DCコンバータと略同様であるので、説明は省略する。

【0028】図3に示すトランス絶縁型DC-DCコンバータでは、トランジスタ3がオン状態からオフ状態になると、トランジスタ3のオン期間中にトランス2の励磁インダクタンスに蓄積されたエネルギーにより、第1及び第2のスナバ用コンデンサ14、15がそれぞれ充電される。これと共に、トランジスタ3のオン期間中に第1の回生用リアクトル18に蓄積されたエネルギーがスナバ用ダイオード16及び第1の回生用ダイオード19を介して第2のスナバ用コンデンサ15に供給され、第2の回生用リアクトル21に蓄積されたエネルギーが第2の

回生用ダイオード22及びスナバ用ダイオード16を介して第1のスナバ用コンデンサ14に供給される。これにより、スナバ回路13内の第1及び第2のスナバ用コンデンサ14、15の電圧が略0Vから徐々に上昇する。このときのトランジスタ3のコレクターエミッタ端子間の電圧は、第1及び第2のスナバ用コンデンサ14、15の各々の電圧の和に略等しいので、トランジスタ3のコレクターエミッタ端子間の電圧も略0Vから徐々に上昇する。

【0029】トランス2の励磁インダクタンスに蓄積されたエネルギーと第1及び第2の回生用リアクトル18、21に蓄積されたエネルギーにより、スナバ回路13内の第1及び第2のスナバ用コンデンサ14、15がそれぞれ充電され、トランジスタ3のコレクターエミッタ端子間の電圧が直流電源1の電圧 E を越えると、トランス2の1次巻線2aに逆方向に電圧が印加される。これにより、トランス2の3次巻線2cにも1次巻線2aの電圧と同極性、即ち3次巻線2cの下端が正極性の電圧が誘起される。ここで、トランジスタ3のコレクターエミッタ端子間の電圧を V_q とし、トランス2の1次巻線2a、2次巻線2b、3次巻線2cの巻数比を $N_1 : N_2 : N_3$ とした場合、トランス2の1次巻線2aの端子電圧は $V_q - E$ となるから、トランス2の3次巻線2cの両端の電圧 V_3 は $(V_q - E) \cdot (N_3/N_1)$ となる。

【0030】トランジスタ3のコレクターエミッタ端子間の電圧 V_q が $(N_1/N_3) \cdot V_0 + E$ よりも高くなると、トランス2の3次巻線2cの両端の電圧 V_3 が平滑コンデンサ7の両端の電圧 V_0 を越えるので、電圧クランプ回路25内のクランプ用ダイオード24が導通状態となり、第1及び第2のスナバ用コンデンサ14、15に電荷として蓄積されたトランス2の励磁インダクタンスのエネルギーと第1及び第2の回生用リアクトル18、21のエネルギーが電圧クランプ回路25を介して平滑コンデンサ7に回生される。これにより、トランジスタ3のコレクターエミッタ端子間の電圧 V_q がエネルギー回生時のトランス2の1次巻線2aの端子電圧 $(N_1/N_3) \cdot V_0$ と直流電源1の電圧 E との和の値、即ち $(N_1/N_3) \cdot V_0 + E$ でクランプされる。

【0031】したがって、図3に示す実施の形態においても図1に示す実施の形態と同様に、トランジスタ3がオン状態からオフ状態となるときにトランジスタ3のコレクターエミッタ端子間の電圧が略0Vから徐々に上昇するので、トランジスタ3のターンオフ時におけるコレクターエミッタ端子間の電圧上昇率が抑制され、ノイズやサージ電圧等を低減できる。したがって、図1に示す実施の形態と同様にトランジスタ3のターンオフ時に発生するノイズやサージ電圧等によりトランジスタ3が受ける電氣的ストレスを低損失で低減することが可能となる。また、トランス2の3次巻線2cの電圧 V_3 が平滑コンデンサ7の電圧 V_0 を越えると、クランプ用ダイオード

ド 24 が導通状態となり、第 1 及び第 2 のスナバ用コンデンサ 14、15 に電荷として蓄積されたトランス 2 の励磁インダクタンスのエネルギーと第 1 及び第 2 の回生用リアクトル 18、21 のエネルギーが電圧クランプ回路 25 を介して平滑コンデンサ 7 に回生されるので、図 1 に示す実施の形態と同様にスナバ回路 13 での電力損失が発生せず、トランス絶縁型 DC-DC コンバータの変換効率を向上することが可能となる。更に、図 3 に示す実施の形態では、エネルギー回生時にトランジスタ 3 のコレクターエミッタ端子間の電圧 V_Q がトランス 2 の 1 次巻線 2a の端子電圧 $(N_1/N_3) \cdot V_0$ と直流電源 1 の電圧 E との和の値、即ち $(N_1/N_3) \cdot V_0 + E$ でクランプされるので、トランジスタ 3 のコレクターエミッタ端子間の電圧 V_Q を $(N_1/N_3) \cdot V_0 + E$ に制限できる。このため、トランジスタ 3 のコレクターエミッタ端子間に過大な電圧が印加されることを防止できる利点がある。

【0032】また、図 4 に示す実施の形態のトランス絶縁型 DC-DC コンバータは、トランス 2 の 1 次巻線 2a 及び 2 次巻線 2b と磁気結合し且つ 1 次巻線 2a と直列に接続された 3 次巻線 2c と、3 次巻線 2c と直列に接続され且つ 3 次巻線 2c の電圧 V_3 が直流電源 1 の電圧 E を越えるときに導通状態となるクランプ用整流素子としてのクランプ用ダイオード 24 とを備えた電圧クランプ回路 25 を図 1 に示すトランス絶縁型 DC-DC コンバータの直流電源 1 に対して並列に接続したものである。その他の構成は、図 1 に示すトランス絶縁型 DC-DC コンバータと略同様である。なお、トランジスタ 3 のオン期間中における動作は先述の図 1 に示すトランス絶縁型 DC-DC コンバータと略同様であるので、説明は省略する。

【0033】図 4 に示すトランス絶縁型 DC-DC コンバータでは、トランジスタ 3 がオン状態からオフ状態になると、トランジスタ 3 のオン期間中にトランス 2 の励磁インダクタンスに蓄積されたエネルギーにより、第 1 及び第 2 のスナバ用コンデンサ 14、15 がそれぞれ充電される。これと共に、トランジスタ 3 のオン期間中に第 1 の回生用リアクトル 18 に蓄積されたエネルギーがスナバ用ダイオード 16 及び第 1 の回生用ダイオード 19 を介して第 2 のスナバ用コンデンサ 15 に供給され、第 2 の回生用リアクトル 21 に蓄積されたエネルギーが第 2 の回生用ダイオード 22 及びスナバ用ダイオード 16 を介して第 1 のスナバ用コンデンサ 14 に供給される。これにより、スナバ回路 13 内の第 1 及び第 2 のスナバ用コンデンサ 14、15 の電圧が略 0 V から徐々に上昇する。このときのトランジスタ 3 のコレクターエミッタ端子間の電圧は、第 1 及び第 2 のスナバ用コンデンサ 14、15 の各々の電圧の和に略等しいので、トランジスタ 3 のコレクターエミッタ端子間の電圧も略 0 V から徐々に上昇する。

【0034】トランス 2 の励磁インダクタンスに蓄積さ

れたエネルギーと第 1 及び第 2 の回生用リアクトル 18、21 に蓄積されたエネルギーにより、スナバ回路 13 内の第 1 及び第 2 のスナバ用コンデンサ 14、15 がそれぞれ充電され、トランジスタ 3 のコレクターエミッタ端子間の電圧が直流電源 1 の電圧 E を越えると、トランス 2 の 1 次巻線 2a に逆方向に電圧が印加される。これにより、トランス 2 の 3 次巻線 2c にも 1 次巻線 2a の電圧と同極性、即ち 3 次巻線 2c の上端が負極性の電圧が誘起される。ここで、トランジスタ 3 のコレクターエミッタ端子間の電圧を V_Q とし、トランス 2 の 1 次巻線 2a、2 次巻線 2b、3 次巻線 2c の巻数比を $N_1 : N_2 : N_3$ とした場合、トランス 2 の 1 次巻線 2a の端子電圧は $V_Q - E$ となるから、トランス 2 の 3 次巻線 2c の両端の電圧 V_3 は図 3 に示す実施の形態と同様に $(V_Q - E) \cdot (N_3/N_1)$ となる。

【0035】トランジスタ 3 のコレクターエミッタ端子間の電圧 V_Q が $(N_1/N_3) \cdot E + E$ よりも高くなると、トランス 2 の 3 次巻線 2c の両端の電圧 V_3 が直流電源 1 の電圧 E を越えるので、電圧クランプ回路 25 内のクランプ用ダイオード 24 が導通状態となり、第 1 及び第 2 のスナバ用コンデンサ 14、15 に電荷として蓄積されたトランス 2 の励磁インダクタンスのエネルギーと第 1 及び第 2 の回生用リアクトル 18、21 のエネルギーが電圧クランプ回路 25 を介して直流電源 1 に回生される。これにより、トランジスタ 3 のコレクターエミッタ端子間の電圧 V_Q がエネルギー回生時のトランス 2 の 1 次巻線 2a の端子電圧 $(N_1/N_3) \cdot E$ と直流電源 1 の電圧 E との和の値、即ち $(N_1/N_3) \cdot E + E$ でクランプされる。

【0036】したがって、図 4 に示す実施の形態においても図 1 に示す実施の形態と同様に、トランジスタ 3 がオン状態からオフ状態となるときにトランジスタ 3 のコレクターエミッタ端子間の電圧が略 0 V から徐々に上昇するので、トランジスタ 3 のターンオフ時におけるコレクターエミッタ端子間の電圧上昇率が抑制され、ノイズやサージ電圧等を低減できる。したがって、図 1 に示す実施の形態と同様にトランジスタ 3 のターンオフ時に発生するノイズやサージ電圧等によりトランジスタ 3 が受ける電氣的ストレスを低損失で低減することが可能となる。また、トランス 2 の 3 次巻線 2c の電圧 V_3 が直流電源 1 の電圧 E を越えると、クランプ用ダイオード 24 が導通状態となり、第 1 及び第 2 のスナバ用コンデンサ 14、15 に電荷として蓄積されたトランス 2 の励磁インダクタンスのエネルギーと第 1 及び第 2 の回生用リアクトル 18、21 のエネルギーが電圧クランプ回路 25 を介して直流電源 1 に回生されるので、図 1 に示す実施の形態と同様にスナバ回路 13 での電力損失が発生せず、トランス絶縁型 DC-DC コンバータの変換効率を向上することが可能となる。更に、図 4 に示す実施の形態では、エネルギー回生時にトランジスタ 3 のコレクターエミッタ端子間の電圧 V_Q がトランス 2 の 1 次巻線 2a の端子電圧

$(N_1/N_3) \cdot E$ と直流電源 1 の電圧 E との和の値、即ち $(N_1/N_3) \cdot E + E$ でクランプされるので、トランジスタ 3 のコレクター-エミッタ端子間の電圧 V_0 を $(N_1/N_3) \cdot E + E$ に制限できる。このため、図 3 に示す実施の形態と同様に、トランジスタ 3 のコレクター-エミッタ端子間に過大な電圧が印加されることを防止できる利点がある。

【0037】本発明の実施態様は前記の各実施の形態に限定されず、更に種々の変更が可能である。例えば、上記の各実施の形態の第 1 の回生回路 17 を構成する第 1 の回生用リアクトル 18 及び第 1 の回生用ダイオード 19 の接続順序は逆でも構わない。同様に、第 2 の回生回路 20 を構成する第 2 の回生用リアクトル 21 及び第 2 の回生用ダイオード 22 の接続順序を逆にすることも可能である。また、上記の各実施の形態ではスイッチング素子として通常の接合型バイポーラトランジスタを使用した形態を示したが、MOS-FET (MOS 型電界効果トランジスタ)、J-FET (接合型電界効果トランジスタ)、IGBT (絶縁ゲート型バイポーラトランジスタ) 又はサイリスタ等の他のスイッチング素子も使用可能である。

【0038】

【発明の効果】本発明によれば、スイッチング素子のターンオフ時における両主端子間の電圧上昇率を低損失で抑制できるので、ノイズやサージ電圧等によりスイッチング素子が受ける電氣的ストレスが少なく、低損失で信頼性の高いトランス絶縁型 DC-DC コンバータの実現が可能となる。また、スイッチング素子がターンオンする前にトランスの励磁エネルギーが全て直流電源又は負荷側に回生されるので、スナバ回路での損失が発生せず、高い変換効率のトランス絶縁型 DC-DC コンバータを得ることができる。更に、トランスの 1 次巻線及び 2 次巻線と磁気結合する 3 次巻線と、3 次巻線と直列に接続されたクランプ用整流素子とを備えた電圧クランプ回路を整流平滑回路の出力端子又は直流電源に対して並列に接続した場合は、エネルギー回生時にスイッチング素子の

両主端子間の電圧が特定の値に制限されるので、スイッチング素子の両主端子間に過大な電圧が印加されず、スイッチング素子の破損事故を未然に防止できる利点がある。

【図面の簡単な説明】

【図 1】 本発明の一実施の形態を示すトランス絶縁型 DC-DC コンバータの電気回路図

【図 2】 図 1 のトランス絶縁型 DC-DC コンバータの変更実施の形態を示す電気回路図

【図 3】 本発明の他の実施の形態を示すトランス絶縁型 DC-DC コンバータの電気回路図

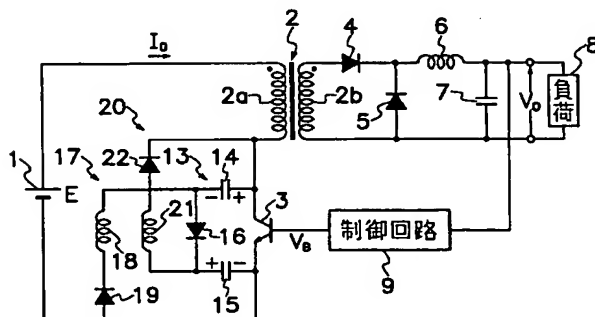
【図 4】 本発明のもう一つの他の実施の形態を示すトランス絶縁型 DC-DC コンバータの電気回路図

【図 5】 従来のトランス絶縁型 DC-DC コンバータを示す電気回路図

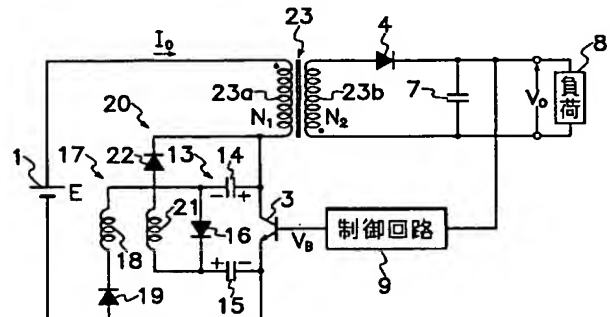
【符号の説明】

1・・・直流電源、 2・・・トランス、 2a・・・1 次巻線、 2b・・・2 次巻線、 2c・・・3 次巻線、 3・・・トランジスタ (スイッチング素子)、 4・・・整流用ダイオード (整流用整流素子)、 5・・・転流用ダイオード (転流用整流素子)、 6・・・リアクトル、 7・・・平滑コンデンサ、 8・・・負荷、 9・・・制御回路、 10・・・スナバ回路、 11・・・スナバ用抵抗、 12・・・スナバ用コンデンサ、 13・・・スナバ回路、 14・・・第 1 のスナバ用コンデンサ、 15・・・第 2 のスナバ用コンデンサ、 16・・・スナバ用ダイオード (スナバ用整流素子)、 17・・・第 1 の回生回路、 18・・・第 1 の回生用リアクトル (第 1 のエネルギー蓄積手段)、 19・・・第 1 の回生用ダイオード (第 1 の回生用整流素子)、 20・・・第 2 の回生回路、 21・・・第 2 の回生用リアクトル (第 2 のエネルギー蓄積手段)、 22・・・第 2 の回生用ダイオード (第 2 の回生用整流素子)、 23・・・フライバックトランス、 23a・・・1 次巻線、 23b・・・2 次巻線、 24・・・クランプ用ダイオード (クランプ用整流素子)、 25・・・電圧クランプ回路

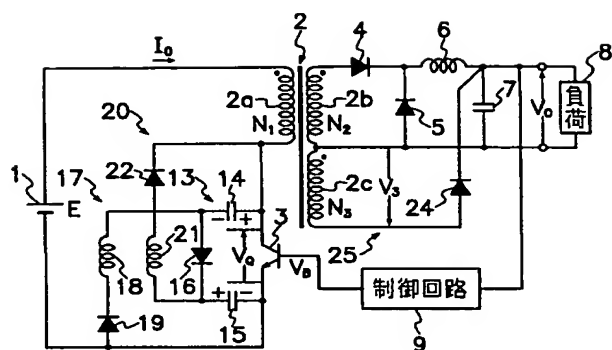
【図 1】



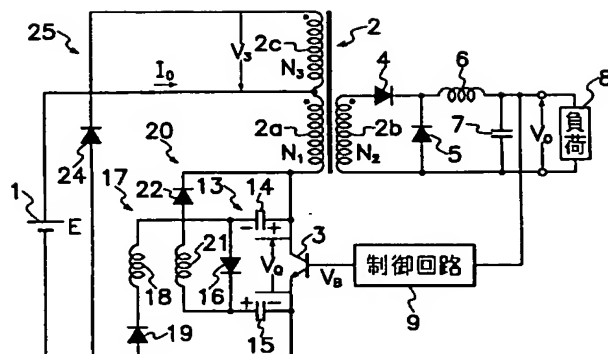
【図 2】



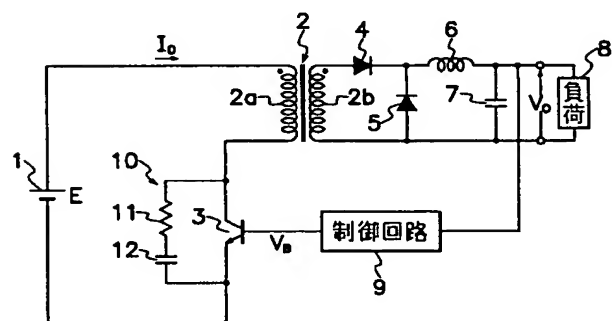
【図 3】



【図 4】



【図 5】



フロントページの続き

F ターム (参考) 5G065 AA00 AA01 BA01 DA07 EA01
 GA06 GA07 HA04 JA01 LA01
 MA01 MA03 MA10 NA01 NA06
 NA07 NA09
 5H730 AA14 AA20 AS01 BB23 BB43
 DD02 DD26 DD42 DD43 EE02
 EE07 EE08 EE10 FD01 FG05
 XX04 XX12 XX26